

锐芯微电子

# ES101 应用手册

2022年8月

V1.6

仅供深圳市永吉星光电子有限公司使用



## ES101 1/9inch 1M CMOS 图像传感器应用手册

### 简介

ES101 最大分辨率为 1000H x 1000V，采用高性能 1.4um BSI 像素设计，ES101 采用创新架构支持高帧率读出，sensor 支持 fullframe mode、skip mode、binning mode、window mode 等输出格式，兼容 LVDS/MIPI+10bit/8bit 图像输出模式，满足更多方案需求。

### 特点

- 1.4um\*1.4um 像素
- 最高 60 FPS@full frame  
Boost 模式 80FPS@full frame
- 量化精度最高 10bits
- 1lane MIPI/LVDS 输出
- 支持黑白/彩色 2X2 binning
- 低待机漏电
- 动态省电模式
- 无外挂电容设计,可满足特定场景小型化需求

### 应用

- 内窥镜
- 物联网
- 智能家居
- 便携设备
- 玩具

### 关键参数

Table 1 关键参数

参数	典型值	
光学尺寸	1/9 inch	
有效像素阵列	1000H x1000V	
像素大小	1.4um*1.4um	
有效感光面积	1400um*1400um	
最高帧率	60fps@1000X1000 75fps@1000X800 240fps@500X500 300fps@500X400 Boost 模式 80fps@1000X1000	
光滤阵列	Bayer RGB/BW	
CRA	30°	
曝光方式	Electronic Rolling	
灵敏度	0.92V/lux.s	
暗电流@60°C	< 1e/frame	
信噪比(max)	37.2dB	
动态范围	72dB	
输出接口	1lane MIPI/LVDS	
数据格式	10bits/8bits RAW	
供电	Digital	1.1V~1.3V
	Analog	2.7V~3V
功耗	27mW@30FPS 35mW@60FPS	
输入信号幅度范围	1.6V~3V	
结温范围	-30 ~60 °C <sup>①</sup>	
封装形式	CSP/Module	

① 此温度为芯片温度,因此板机设计要注意散热设计

In the absence of confirmation by device specification sheets, BRIGATES takes no responsibility for any defects that may occur in equipment using any BRIGATES device shown in catalogs, data book, etc. Contact BRIGATES in order to obtain the latest device specification before using any BRIGATES device.



## Table of Content

简介 .....	2
特点 .....	2
应用 .....	2
关键参数.....	2
印刷电路板设计指导.....	6
封装图.....	6
管脚定义.....	7
应用电路图.....	8
供电及外部信号描述.....	9
PCB 以及线缆注意事项 .....	9
寄存器控制总线.....	9
I2C 总线.....	9
影子寄存器更新.....	10
光学设计.....	11
成像方向.....	11
镜像功能.....	11
调节幅面与帧率.....	12
CFA 排布 .....	12
时钟的定义.....	13
PLL 控制 .....	13
系统主时钟控制.....	15
调整幅面.....	15
调整帧率.....	17
Binning&Skip 功能 .....	18
Test pattern.....	20
调节曝光与增益.....	22
调节曝光.....	22
调节增益.....	23
调节增益策略.....	23
黑电平矫正.....	24
MIPI.....	24
LVDS .....	27
其他 .....	30
数据相位调节.....	30
量子效率曲线.....	30
FQA .....	31
版本变更记录.....	32



## List of Figures

Figure 1 封装图 .....	6
Figure 2 Pin 脚分布图(Front View) .....	7
Figure 3 LVDS 接口推荐连接图 .....	8
Figure 4 MIPI 接口推荐连接图 .....	8
Figure 5 推荐 Power Tree .....	9
Figure 6 I2C 写操作 .....	10
Figure 7 I2C 读操作 .....	10
Figure 8 光学成像示意图 .....	11
Figure 9 镜像功能示意图 .....	12
Figure 10 color filter 的排布示意图 .....	12
Figure 11 PLL 框图 .....	13
Figure 12 输出波形与帧率计算 .....	17
Figure 13 彩色 binning 示意图 .....	18
Figure 14 黑白 binning 两种模式 .....	19
Figure 15 彩色 Skip 功能示意图 .....	19
Figure 16 黑白 Skip 功能示意图 .....	19
Figure 17 Test pattern 固定值模式 .....	20
Figure 18 Test pattern 水平递增模式 .....	21
Figure 19 Test pattern 垂直递增模式 .....	21
Figure 20 Test pattern 斜向递增模式 .....	21
Figure 21 raw10 数据输出顺序 .....	25
Figure 22 Raw8 数据输出顺序 .....	26
Figure 23 Mipi Frame Timing .....	26
Figure 24 Data lane High-speed 传输过程 .....	26
Figure 25 Clock lane High-speed 时钟停止和恢复过程 .....	26
Figure 26 同步码传输方式示意图 .....	27
Figure 27 LVDS 单个像素 MSB 传输方式 .....	27
Figure 28 LVDS 单个像素 LSB 传输方式 .....	27
Figure 29 LVDS 同步模式 0 示意图 .....	28
Figure 30 LVDS 同步模式 1 示意图 .....	28





## List of Tables

Table 1 关键参数.....	2
Table 2 管脚描述.....	7
Table 3 电源需求.....	9
Table 4 影子寄存器更新控制.....	11
Table 5 镜像控制寄存器.....	12
Table 6 时钟定义.....	13
Table 7 PLL 控制寄存器.....	13
Table 8 PLL VCO 频率设置对应表.....	15
Table 9 系统主时钟控制.....	15
Table 10 控制输出幅面寄存器.....	16
Table 11 各模式对应 ROWNUM 值.....	17
Table 12 帧率控制寄存器.....	18
Table 13 Binning&Skip 相关寄存器.....	20
Table 14 Test pattern 相关寄存器.....	22
Table 15 曝光控制寄存器.....	22
Table 16 ramp 模拟增益控制寄存器.....	23
Table 17 RMPGAIN_SEL[2:0]与 Gain <sub>rmp</sub> 对应关系.....	23
Table 18 数字增益控制寄存器.....	23
Table 19 BLC 控制寄存器.....	24
Table 20 MIPI 控制寄存器.....	24
Table 21 LVDS 时序参数.....	27
Table 22 LVDS 同步码.....	29
Table 23 LVDS 控制寄存器.....	29
Table 24 调节 Pclk 的相位.....	30

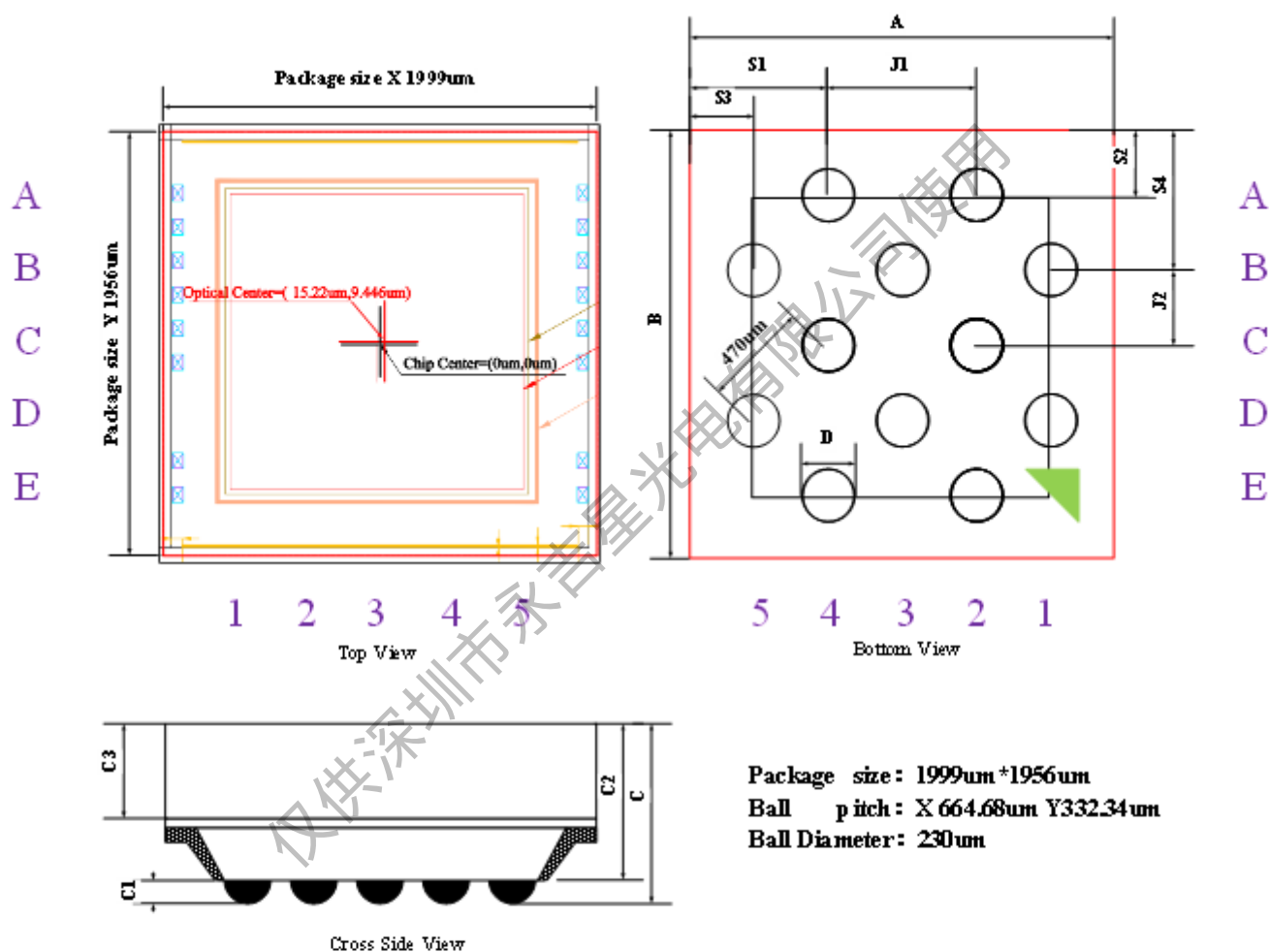


## 印刷电路板设计指导

本章节用来介绍印刷电路板的设计规则。

### 封装图

Figure 1 为 ES101 CSP 封装图。其中定义了具体的机械尺寸以及光学中心。以芯片中心做参照，光学中心为 (15.22um, 9.446um)，具体请参照 Top View 图。



	Symbol	Nominal			Nominal		
		Min	Max	Min	Max	Max	
		Millimeters			Inches		
Package Body Dimension X	A	1.999	1.969	2.029	0.07870	0.07752	0.07988
Package Body Dimension Y	B	1.956	1.926	1.986	0.07701	0.07583	0.07819
Package Height	C	0.730	0.670	0.790	0.02874	0.02638	0.03110
Ball Height	C1	0.120	0.090	0.150	0.00472	0.00354	0.00591
Package Body Thickness	C2	0.610	0.575	0.645	0.02402	0.02264	0.02539
Thickness from top glass surface to wafer	C3	0.445	0.425	0.465	0.01752	0.01673	0.01831
Ball Diameter	D	0.230	0.200	0.260	0.00906	0.00787	0.01024
Total Ball Count	N	12					
Pins Pitch X axis	J1	0.6646804					
Pins Pitch Y axis	J2	0.3323402					
Edge to Pin Center Distance along X	S1	0.6696598	0.6396598	0.6996598	0.02636	0.02518	0.02755
Edge to Pin Center Distance along Y	S2	0.3133196	0.2833196	0.3433196	0.01234	0.01115	0.01352
Edge to Pin Center Distance along X	S3	0.3373196	0.3073196	0.3673196	0.01328	0.01210	0.01446
Edge to Pin Center Distance along Y	S4	0.6456598	0.6156598	0.6756598	0.02542	0.02424	0.02660

Figure 1 封装图

管脚定义

Figure 2 为 Top View 下的 Pin 脚分布图。可以与 Figure 1 进行参照。Table 2 为 Pin 脚的具体说明。

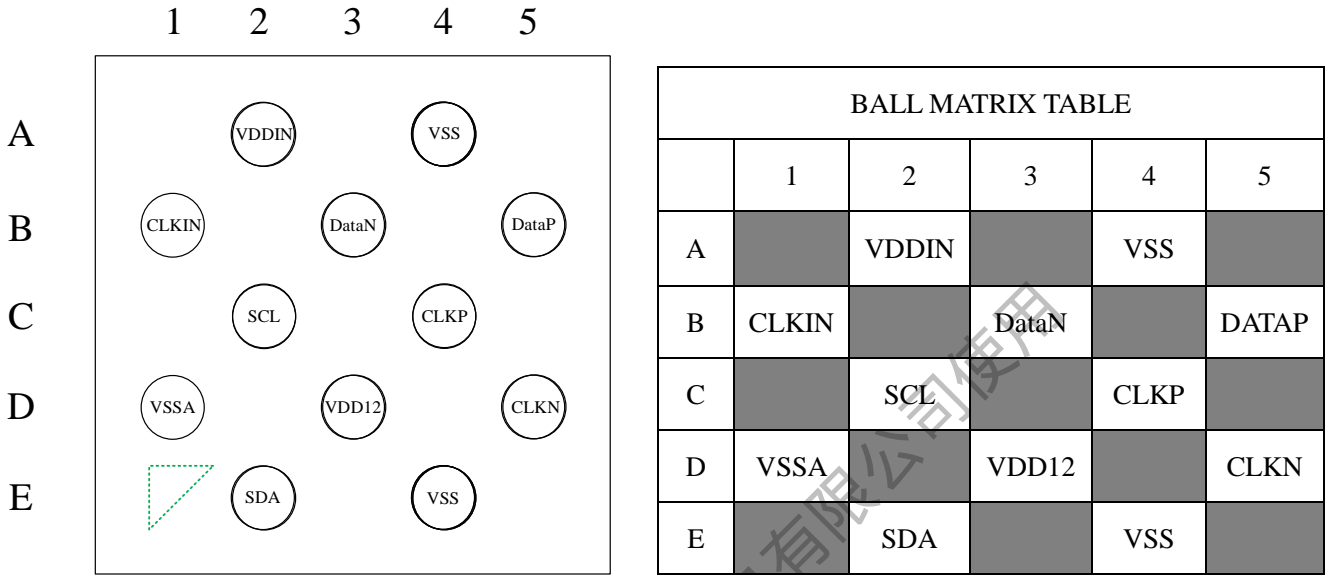


Figure 2 Pin 脚分布图(Front View)

Table 2 管脚描述

PIN NO.	NAME	I/O	TYPE	DESCRIPTION
A2	VDDIN		P	2.8V analog power
A4	VSS	~	G	Digital ground
B1	CLKIN	I	D	CLKIN
B3	DataN	O	D	Data lane N
B5	DataP	O	D	Data lane P
C2	SCL	I/O	D	IIC CLK
C4	CLKP	O	D	CLK lane P
D1	VSSA	~	G	Analog ground
D3	VDD12	~	P	1.2V digital power
D5	CLKN	O	D	CLK lane N
E2	SDA	I/O	D	IIC Data
E4	VSS	~	G	Digital ground

(P=Power, G=Ground, D=Digital, A=Analog)

应用电路图

推荐应用电路图请见下图。C10 和 C20 是远端（如果产品很长的线缆，远离 sensor 的一侧）电容，C1，C2 是近端电容（靠近 sensor 一侧的电容）。

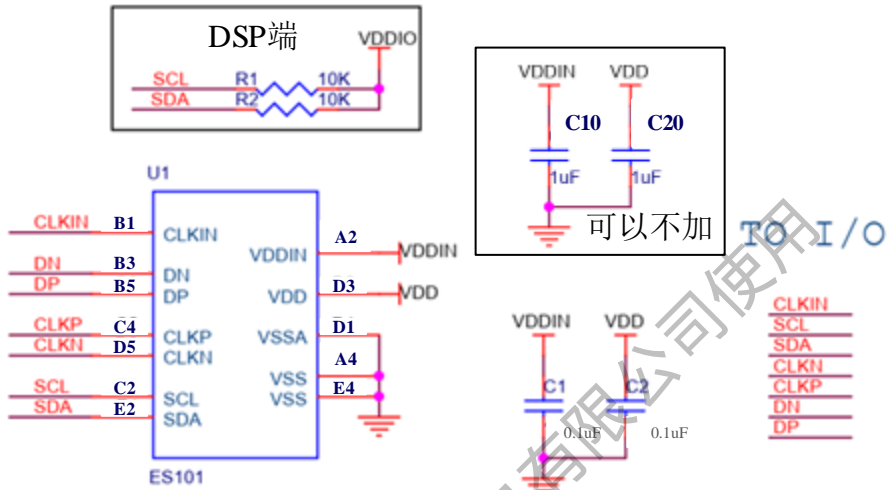


Figure 3 LVDS 接口推荐连接图

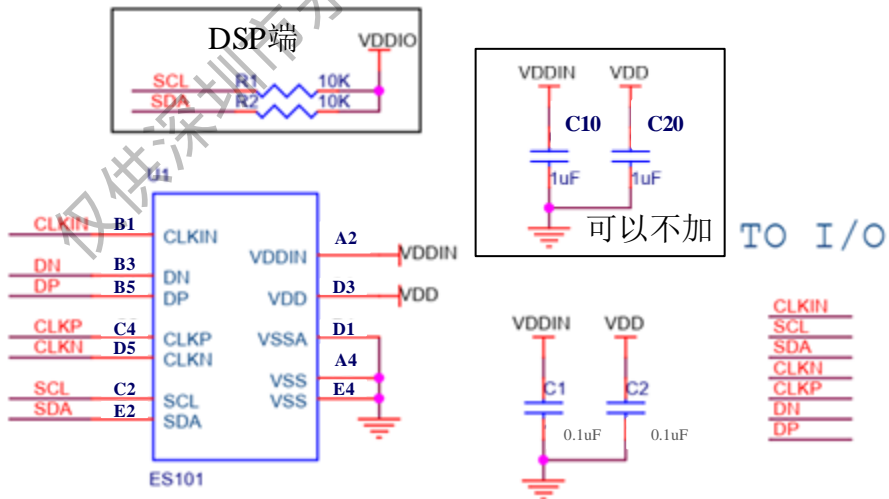


Figure 4 MIPI 接口推荐连接图



## 供电及外部信号描述

输入信号幅度为 1.6V~3.0V，推荐使用 1.8V。

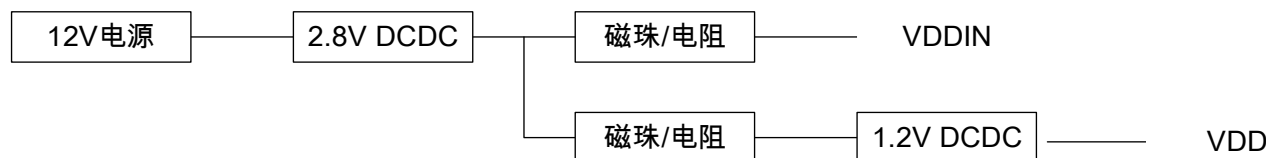


Figure 5 推荐 Power Tree

各组电源功耗与外接电容需求见 Table 3。

Table 3 电源需求

序号	电源	标准电压	消耗电流(上限)	外接小电容需求
1	VDDIN	2.8V	20mA	0.1uF x1(根据线缆长度确定)
2	VDD12	1.2V	40mA	0.1uF x1((根据线缆长度确定))

注：0.1uF 的电容需要靠近 Pin 脚，如果电源芯片到 sensor 的线缆长度比较短可以省略 0.1uF 的小电容。每个电源需要至少一个 2.2uF 的大电容，大电容放在电源芯片周围即可。

## PCB 以及线缆注意事项

芯片包含两组电源 VDD12 属于数字电源，VDDIN 属于模拟电源。GND 使用同一个地网络。

电源线和地线走线尽可能的宽（至少 0.2mm 以上），并且电源线走线尽可能的短，最大限度减小线路上的阻抗。模拟电源尽量避免数字电源及数字信号的区域，用 GND 将模拟电源部分和其他电路隔离开，减少模拟电源被其他信号干扰。各组电源有条件时尽量采用铺铜方式。

需要注意的信号线有 CLKIN、CLKP/CLKN 等时钟信号，特别是 CLKIN，两侧需要地保护。电源线要远离时钟信号线。

MIPI 信号（CLKP/N、DP/N）要走差分线，差分阻抗 100R。不同组差分线之间距离至少达到线宽的两倍。

图像传感器是温度敏感器件，需要注意板上的热量分布，LDO 或 DC-DC、DSP 等芯片应该放置在离 sensor 较远的地方，以防温度较高的芯片影响 sensor 的图像信号质量。

当采用长线缆供电时，需要注意线缆的电阻，当走线较长时，需要采用屏蔽线缆，并采用较粗的线芯降低电源/地的阻抗。数据线要注意特征阻抗为 50ohm。

## 寄存器控制总线

### I2C 总线

ES101 通过 I2C 总线对外通信，对应的端口为 SDA 和 SCL。从机地址为 0x32。总线采用 8 位的地址，8 位数据的组织方式。

如 Figure 6 所示为：向地址 0x2c 中写入数据 0x56，DSP 为主机，ES101 为从机，步骤为：

- 主机向从机发送“START”信号；
- 主机向从机发送写模式地址 0x64；
- 从机向主机发送“ACK”，用以表示正确接收到地址；
- 主机向从机发送 8-bit 寄存器地址低位 0x2C；
- 从机向主机发送“ACK”信号；

- 主机向从机发送 8-bit 数据；
- 从机向主机发送“ACK”信号；
- 主机向从机发送“STOP”信号。

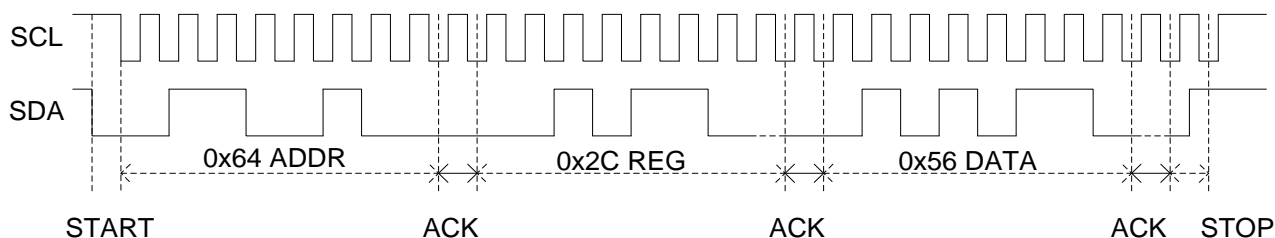


Figure 6 I2C 写操作

如 Figure 7 所示为：从 0x2c 寄存器中读出数据 0x56。DSP 为主机，ES101 为从机，步骤为：

- 主机向从机发送“START”信号；
- 主机向从机发送写模式地址 0x64；
- 从机向主机发送“ACK”，用以表示正确接收到地址；
- 主机向从机发送 8-bit 寄存器地址低位 0x2C；
- 从机向主机发送“ACK”信号；
- 主机向从机发送“START”信号；
- 主机向从机发送读模式地址 0x65；
- 从机向主机发送“ACK”信号；
- 从机向主机发送 8-bit 数据；
- 主机向从机发送“ACK”信号；
- 主机向从机发送“STOP”信号。

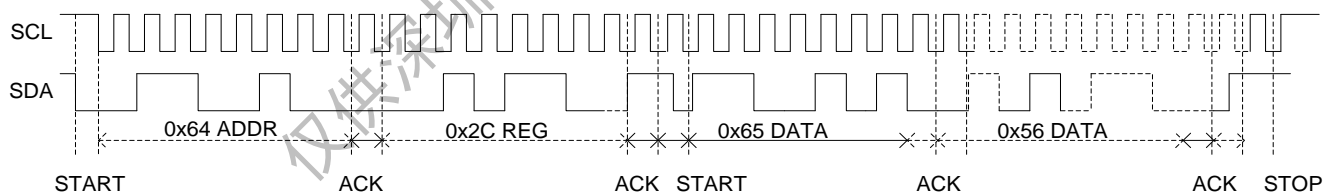


Figure 7 I2C 读操作

## 影子寄存器更新

ES101 内部部分特殊的寄存器采用了影子寄存器。也就是说这部分寄存器在经由 I2C 写入之后不会立即自动更新，而是需要特殊的操作后才会更新。需要“更新”操作的寄存器后面会特殊说明。



Table 4 影子寄存器更新控制

寄存器名	地址	位宽	功能
寄存器更新控制	0x001d	2	Bit[1:0]: 0x01: 立即生效影子寄存器, 并立即中断当前帧, 重新开始下一帧。 0x02: 写入后, 影子寄存器将在下一个有效帧开始时生效。

## 光学设计

### 成像方向

ES101 的 (0, 0) 像素在 Figure 1 封装图的 A2 球的一侧。默认读出水平读出方向为 A2 向 A1 方向扫描, 默认垂直读出方向为 A 向 E 方向扫描。

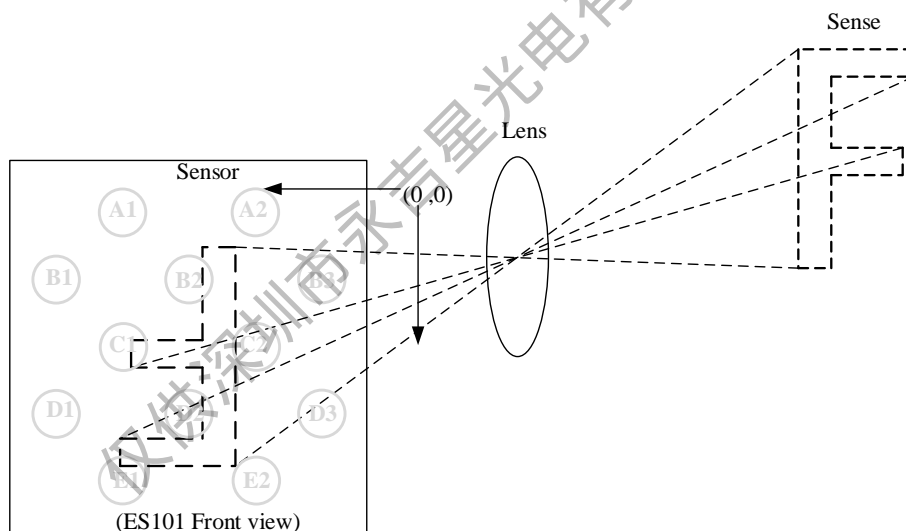


Figure 8 光学成像示意图

### 镜像功能

ES101 内部实现的图像的水平镜像和垂直镜像功能。具体的镜像对应如 Figure 9 所示。需要特别注意的是, 镜像后输出顺序与 color filter 顺序可能发生变化。因此镜像后可能需要调整对应的 Color Filter Pattern。具体的调整办法请见《调整帧率和幅面》一节。

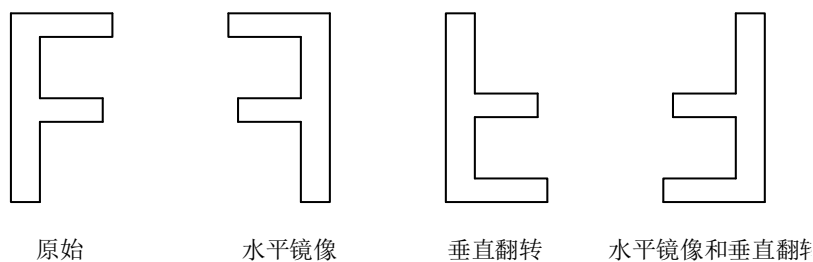


Figure 9 镜像功能示意图

镜像功能对应的寄存器为 0x001a 的低两位：请注意不要随意变更该寄存器的其他数据位的数值。该寄存器有影子寄存器，需要向 0x001d 寄存器中写入 0x02 进行更新操作。

Table 5 镜像控制寄存器

寄存器名	地址	位宽	功能
读出控制	0x001a	2	Bit[1] 水平镜像控制 Bit[0] 垂直翻转控制

## 调节幅面与帧率

### CFA 排布

ES101 的有效像素阵列大小为 1000Hx1000V，采用 Bayer RGB color filter。具体的排布情况请见 Figure 10。其中 (0, 0) 像素的位置与《成像方向》所述的 (0, 0) 像素一节对应。

BLACK PIXELS							(0,0) point
R	G	R	G	R	G		BLACK PIXELS
G	B	G	B	G	B		
R	G	R	G	R	G		
G	B	G	B	G	B		
R	G	R	G	R	G		
G	B	G	B	G	B		

Figure 10 color filter 的排布示意图





## 时钟的定义

Table 6 时钟定义

名称	符号	描述	计算办法
外部输入时钟	Clkin	芯片外部接入时钟	-
系统主时钟	Mclk	芯片内部运行主时钟	见《系统主时钟控制》章节
像素输出时钟	Bitclk	芯片差分输出像素时钟	见《PLL 控制》章节

## PLL 控制

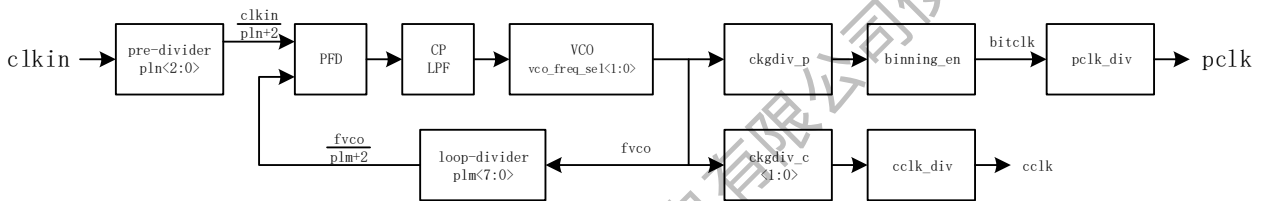


Figure 11 PLL 框图

输出 Pclk 与 clkin 的频率对应关系为:

$$f_{pclk} = \frac{(plm + 2) * f_{clkin}}{(pln + 2)} * \frac{1}{ckgdiv\_p * binning\_en * pclk\_div}$$

内部 ADC 时钟 cclk 与 clkin 的频率对应关系为:

$$f_{cclk} = \frac{(plm + 2) * f_{clkin}}{(pln + 2)} * \frac{1}{ckgdiv\_c * cclk\_div}$$

在设定 pclk 时需要保证 cclk 不超过 150M。ckgdiv\_c 和 cclk\_div 要根据具体工作模式来设定。

PLL 对应的控制寄存器见 Table 7。

Table 7 PLL 控制寄存器

寄存器名	地址	位宽	功能
PLM	0x0021	8	Plm
PLN	0x0023	3	Pln
PLLCTRL	0x001f	8	Bit[7:6]: Reserved Bit[5:4]: vco_freq_sel Bit[3:0]: Reserved



CKGDIV_CTRL	0x0024	5	Bit[4]: ckgdiv_p 0: ckgdiv_p=1 1: ckgdiv_p=2 Bit[3:2]: Reserved Bit[1:0]: ckgdiv_c 0: ckgdiv_c=1 1: ckgdiv_c=2 2&3: ckgdiv_c=3
CCLK_DIV	0x0074	1	0: cclk_div=1 1: cclk_div=2
BIN_CTRL	0x001b	4	Bit[2]: Digital horizontal Binning control 0: binning_en=1 1: binning_en=2
IO_SEL_CTRL	0x0082	2	Bit[1]: Reserved Bit[0]: mipi_lvds_sel 0: LVDS mode 1: MIPI mode
LVDS_MODE	0x00bb	5	Bit[4:3]: Reserved Bit[2]: lvds_raw_type 0: RAW8, pclk_div=4 1: RAW10, pclk_div=5 Bit[1:0]: Reserved
MIPI_CTRL	0x00c0	8	Bit[7:2]: Reserved Bit[1]: mipi_raw_type 0: RAW8, pclk_div=4 1: RAW10, pclk_div=5 Bit[0]: Reserved

当调节 vco 振荡频率时，需要设置 PLLCTRL 中的 vco\_freq\_sel。vco 频率的计算公式为：

$$F_{vco} = F_{clk_{in}} * (plm + 2) / (pln + 2)$$



根据 Table 8 来设置 vco\_freq\_sel。

Table 8 PLL VCO 频率设置对应表

vco_freq_sel<1:0>	vco 频率范围
00 B	280M ~ 460M
01 B	340M ~ 620M
10 B	450M ~ 650M
11 B	590M ~ 850M

## 系统主时钟控制

Mclk（系统主时钟）可选为 Clkin(外部输入时钟)，或 Pclk(像素输出时钟)的倍频。

Table 9 系统主时钟控制

寄存器名	地址	位宽	功能
MCLK_CTRL	0x0017	8	Bit[7:4] mclkc Bit[1] mclk restart Bit[0] mclk 选择: 1: 使 mclk 等于 clkin 0: 使 mclk 等于 pclk 的分频，即 $F_{mclk} = F_{pclk}/(mclkc+1)$ 。F 表示对应时钟的频率。

## 调整幅面

决定 ES101 输出图像大小的寄存器为 HSIZE（宽度），VSIZE（高度），SKIP\_CTRL 和 BINNING\_CTRL。如果开启水平跳读功能或水平 Binning，那么实际的输出水平宽度大小为 HSIZE/2。如果开启垂直跳读功能或垂直 Binning，那么实际的输出垂直高度大小为 VSIZE/2。控制读出开始位置的寄存器为 HSTART（水平开始），VSTART（垂直开始），这些寄存器的地址见

Table 10。HSIZE 的默认值为 0x3e8，VSIZE 的默认值为 0x3e8，默认输出的图像大小为 1000x1000。HSIZE，VSIZE，HSTART，VSTART 和 SKIP\_CTRL 调整后需要往 0x001d 写 0x02 才会生效。



Table 10 控制输出幅面寄存器

寄存器名	地址	位宽	功能
HSIZE	0x0006, 0x0007	10	水平尺寸
VSIZE	0x0008, 0x0009	10	垂直尺寸
HSTART	0x0002, 0x0003	11	水平开始位置
VSTART	0x0004, 0x0005	11	垂直开始位置
SKIP_CTRL	0x001a	4	Bit[3]:垂直跳读使能控制 Bit[2]:水平跳读使能控制
BINNING_CTRL	0x001b	4	Bit[3]:Reserved Bit[2]:水平 Binning 模式 2 控制 Bit[1]:水平 Binning 模式 1 控制 Bit[0]:垂直 Binning 模式控制



## 调整帧率

ES101 输出同步信号的波形见 Figure 12。

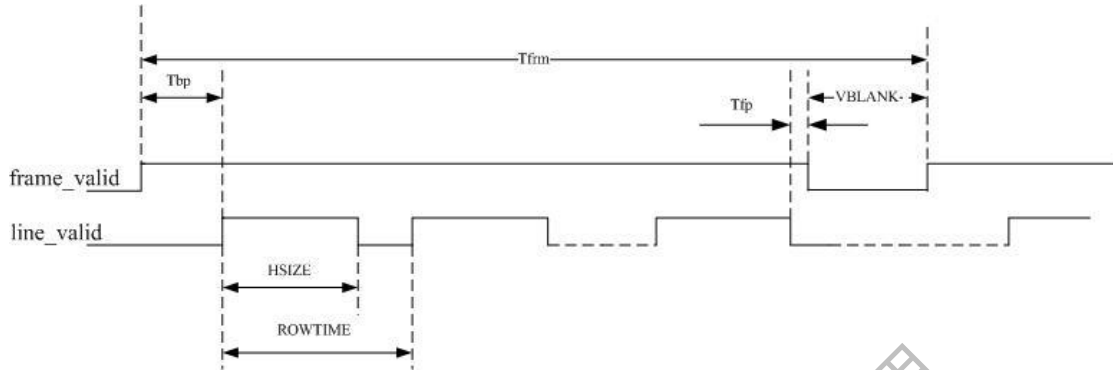


Figure 12 输出波形与帧率计算

在 Figure 12 中， $T_{frm}$  为帧时间。 $T_{bp}$  称为后廊，指帧同步信号有效后到第一行图像数据的时间间隔。 $T_{fp}$  称为前廊，指最后一行有效数据输出完毕后到帧同步信号无效的时间间隔。 $TFRM$  和  $TROW$  为 ES101 的寄存器名称。 $ROWTIME$  为行时间。他们的关系为：

$$T_{frm} = TFRM * TROW * Tmclk$$

$$ROWTIME = TROW * ROWNUM * Tmclk$$

$$T_{bp} + T_{fp} = 6 * TROW * ROWNUM * Tmclk$$

$$VBLANK = (TFRM - (VSIZE + 6) * ROWNUM) * TROW * Tmclk$$

这里的  $HSIZE$  和  $VSIZE$  都是指实际输出图像的大小。 $ROWNUM$  由彩色/黑白，垂直 Binning，水平 Binning 模式 1，水平 skip 模式决定。各模式对应  $ROWNUM$  值见下表，其中 0 表示关闭，1 表示开启。

Table 11 各模式对应  $ROWNUM$  值

彩色/黑白	垂直 Binning	水平 Binning 模式 1	水平 skip	$ROWNUM$
黑白	0	0	0	4
黑白	0	0	1	2
黑白	0	1	0	2
黑白	1	0	0	4
黑白	1	0	1	2
黑白	1	1	0	2
彩色	0	0	0	4
彩色	0	0	1	2
彩色	0	1	0	2
彩色	1	0	0	8
彩色	1	0	1	4
彩色	1	1	0	4

决定 ES101 输出帧率的寄存器为 TROW 和 TFRM，这些寄存器的地址见 Table 12。

Table 12 帧率控制寄存器

寄存器名	地址	位宽	功能
TROW	0x000e, 0x000f	16	以主输入内部主时钟为单位的行时间控制寄存器。
TFRM	0x0010, 0x0011	16	以 TROW*TMCLK 为单位的，帧时间控制寄存器。

TROW 的默认值为 0x013e (10 进制为 318)，TFRM 的默认值为 0x1000 (10 进制为 4096)，按照上面计算公式，得到帧时间为：

$$T_{frm} = 318 * 4096 * T_{mclk}$$

**TROW 和 TFRM 寄存器调整后需要往 0x001d 写入 0x02 才会生效。**

## Binning&Skip 功能

ES101 支持全视场角 Binning 功能，以满足低分辨率高信噪比高帧率的应用需求。ES101 的 Binning 功能支持彩色和黑白两种模式。

彩色模式 binning 的示意图见 Figure 13。

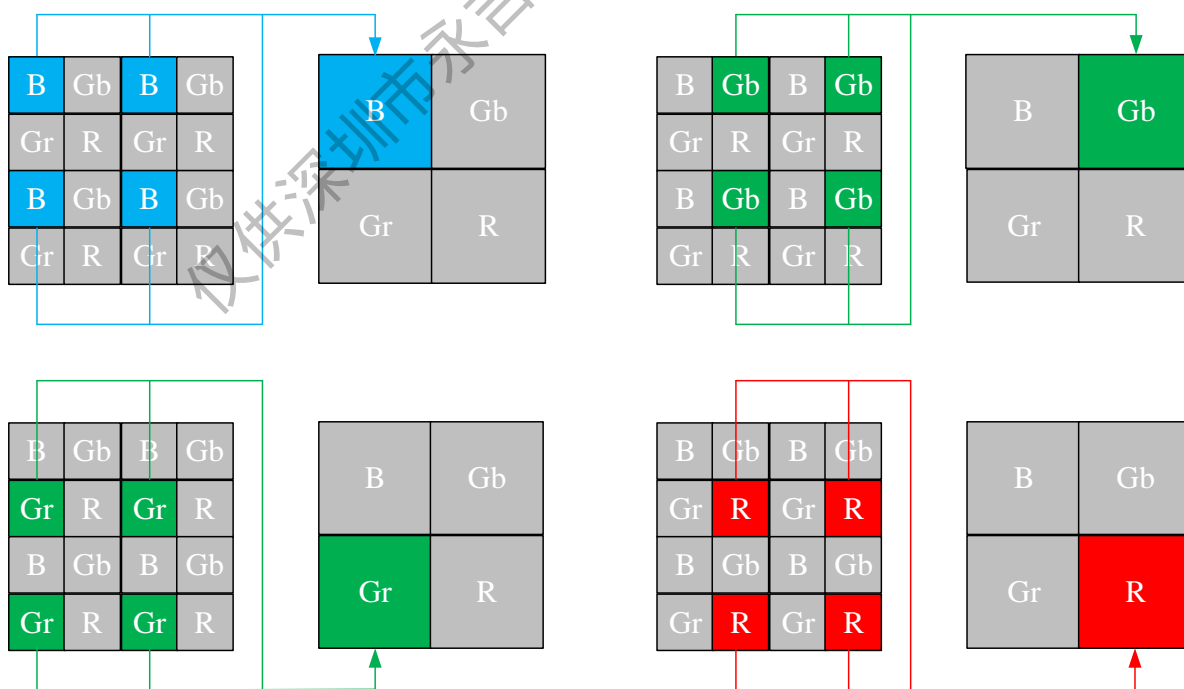


Figure 13 彩色 binning 示意图

黑白模式 binning 示意图见 Figure 14，有两种 binning 模式。

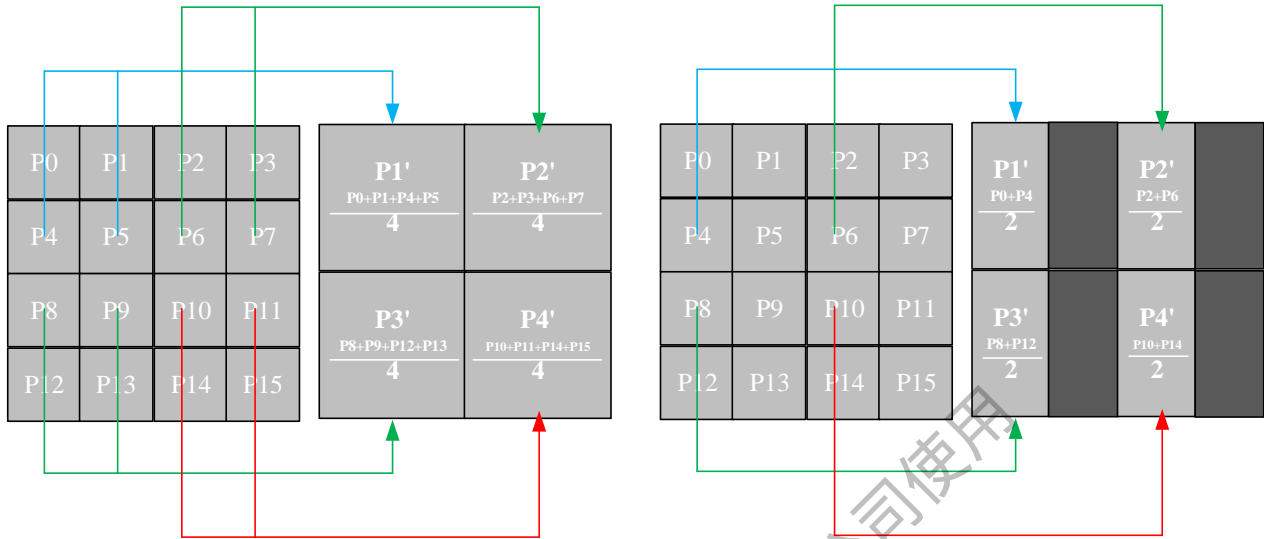


Figure 14 黑白 binning 两种模式

ES101 支持全视场 Skip 功能，见 Figure 15。

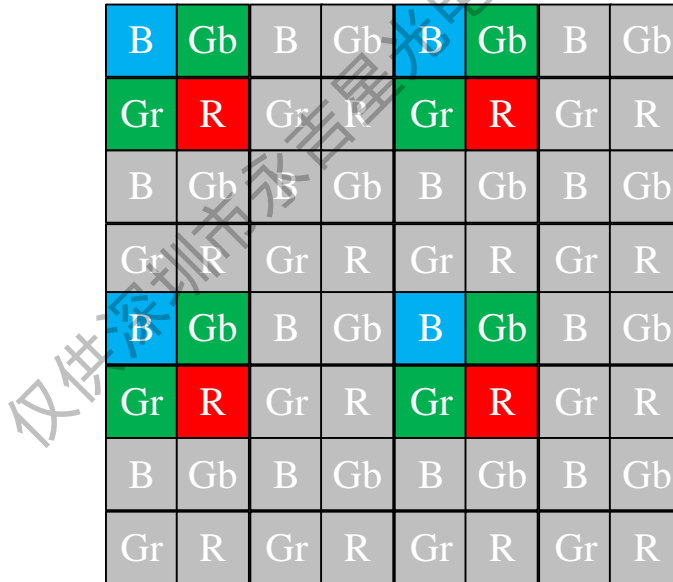


Figure 15 彩色 Skip 功能示意图

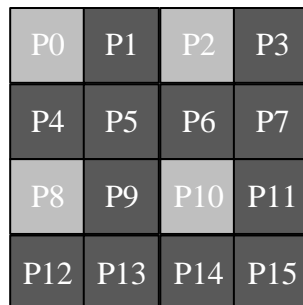


Figure 16 黑白 Skip 功能示意图



Table 13 Binning&amp;Skip 相关寄存器

寄存器名	地址	位宽	功能
RGB_MODE	0x0019	1	1: 彩色模式 0: 黑白模式
SKIP_CTRL	0x001a	4	Bit[3]:垂直跳读使能控制 Bit[2]:水平跳读使能控制
BINNING_CTRL	0x001b	4	Bit[3]:Reserved Bit[2]:水平 Binning 模式 2 控制 Bit[1]:水平 Binning 模式 1 控制 Bit[0]:垂直 Binning 控制

## Test pattern

ES101 支持输出 Test pattern 图像功能，支持固定值/水平递增/垂直递增/斜向递增模式。递增模式下，每隔 STEP\_POS 个行/列，像素值递增 STEP\_VAL。

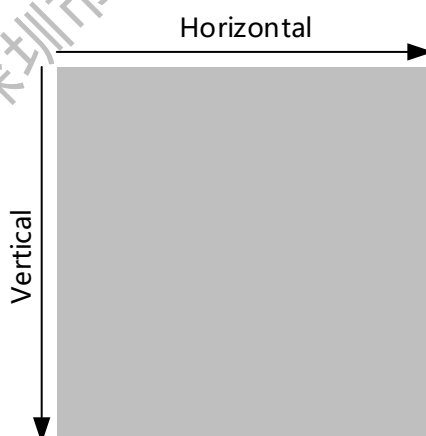


Figure 17 Test pattern 固定值模式



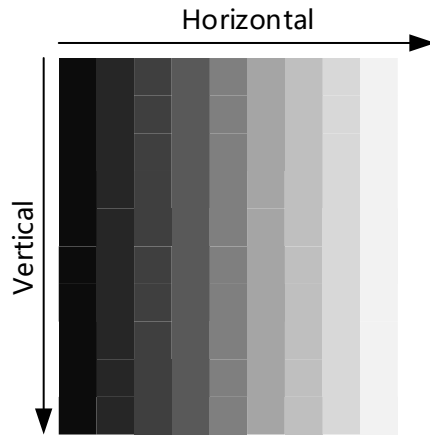


Figure 18 Test pattern 水平递增模式

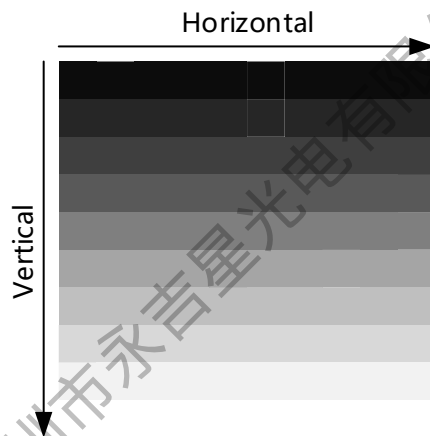


Figure 19 Test pattern 垂直递增模式

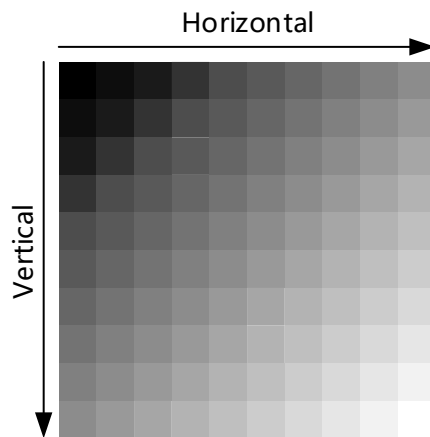


Figure 20 Test pattern 斜向递增模式



Table 14 Test pattern 相关寄存器

寄存器名	地址	位宽	功能
TPG_MODE	0x0090	3	Bit[2]:Test pattern 使能  Bit[1:0]:Test pattern 模式选择  0:固定值模式  1:水平递增模式  2:垂直递增模式  3:斜向递增模式
TPG_INIT_VAL	0x0093	12	Test pattern 图像像素初始值
TPG_STEP_VAL	0x0095	8	递增模式增量
TPG_STEP_POS	0x0096	8	递增模式步长（最小值为4）

## 调节曝光与增益

### 调节曝光

决定曝光时间的寄存器是 **TEXP** 和 **TEXP\_MCK** 两个寄存器。其中 **TEXP** 以 **TROW** 为单位，**TEXP\_MCK** 以输入主时钟周期为单位。曝光时间计算公式：

$$T_{exp} = (TEXP * TROW + TEXP\_MCK) * Tmclk$$

公式中出现的 **TROW** 为寄存器名字，请参见“调整输出帧率”章。**Texp** 必须小于 **Tfrm**，否则无法输出图像。**TEXP** 和 **TEXP\_MCK** 寄存器的地址见 Table 15。

Table 15 曝光控制寄存器

寄存器名	地址	位宽	功能
TEXP	0x000c	16	以 $TROW * Tmclk$ 为单位的曝光长度控制
	0x000d		
TEXP_MCK	0x000a	16	以主时钟为单位的曝光长度控制
	0x000b		

**TEXP** 的默认值为 0x00f0，**TEXP\_MCK** 的默认值为 0x0000，按照上面计算公式，曝光时间为：

$$T_{exp} = (240 * 318 + 0) * Tmclk$$

**TEXP** 和 **TEXP\_MCK** 调整后需要往 **0x001d** 写入 **0x02** 才会生效。



## 调节增益

ES101 中有两级增益，第一级为模拟增益，第二级为数字增益。

其中 analog 增益的控制寄存器见 Table 16。

Table 16 ramp 模拟增益控制寄存器

寄存器名	地址	位宽	功能
VH_CON	0x0075	4	ramp 增益控制
VCMCOMP_CON	0x0076	4	偏置电压调整
RMPGAIN_SEL	0x0073[6:4]	3	ramp 增益档位

由以上寄存器控制的模拟增益为：

$$\text{Gain}_{\text{analog}} = \text{Gain}_{\text{rmp}} \cdot \frac{16}{\text{Vh}_{\text{con}} + 1}$$

其中， $\text{Gain}_{\text{rmp}}$  由 RMPGAIN\_SEL[2:0]寄存器设置，见 Table 17。

Table 17 RMPGAIN\_SEL[2:0]与  $\text{Gain}_{\text{rmp}}$  对应关系

RMPGAIN_SEL[2:0]	0x0	0x1	0x2	0x3	0x4
$\text{Gain}_{\text{rmp}}$	0.8	1	4	8	16

优先使用 RMPGAIN\_SEL 调节增益，然后剩余增益部分由 VH\_CON 调节。

VCMCOMP\_CON 寄存器设置为 0x04 即可适用于所有增益设置。

## 调节增益策略

如下图所示为增益的映射策略。假设系统输入总增益为 gain：

- 1、若 gain 小于等于最大模拟增益的限制，将 gain 映射为模拟增益，增益精度不足部分采用数字增益。
- 2、若 gain 大于最大模拟增益的限制，首先将小于限制的部分映射为最大模拟增益，剩下的部分映射为数字增益。
- 3、通过 I2C 将 gain code 写回到 Sensor 内部寄存器。

数字增益的控制寄存器见 Table 18。

Table 18 数字增益控制寄存器

寄存器名	地址	位宽	功能
DGAIN	0x00af, 0x00b0	13	数字增益控制

数字增益的控制寄存器为 DGAIN，其中 0x0200 为 1 倍数字增益。也就是说：

$$\text{Gain}_{\text{digital}} = \text{DGain} / 512$$

综上，总增益为：

$$\text{Gain}_{\text{All}} = \text{Gain}_{\text{analog}} * \text{Gain}_{\text{digital}}$$



## 黑电平校正

ES101 芯片内建了黑电平校正模块。其基本原理是利用黑电平参考像素对有效像素进行黑电平校正，用以消除电路，环境温度带来的黑电平漂移。

Table 19 BLC 控制寄存器

寄存器名	地址	位宽	功能
ISP_CTRL	0x0097	8	Bit[7:1]: Reserved Bit[0]: BLC enable, 高有效。
DBLC_OB	0x00a4 0x00a5	14	期望得到的最终图像的 OB, 有符号数。

BLCC 的目标值由 DBLC\_OB 来调节，即 BLCC 操作完成后期望得到的黑电平。在黑电平参考像素的 LEVEL 值发生变化时，BLCC 算法将会重新计算补偿值。

## MIPI

- 支持 MIPI CSI-2 协议、D-PHY 协议编码。
- 支持 1 对 data lane, 1 对 clock lane 差分传输。
- 支持 RAW8/RAW10 数据格式。

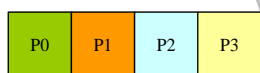
Table 20 MIPI 控制寄存器

寄存器名	地址	位宽	功能	默认值
MIPI_CTRL	0x00c0	8	Bit[7]: Reserved Bit[6]: Frame number enable in frame start(or end)' WC, 1 表示 frame number 使能(在 0-0xffff 之间循环), 0 表示 frame number 一直为 0 Bit[5:2]: Reserved Bit[1]: Mipi raw type 0: RAW8 1: RAW10 Bit[0]: Mipi module enable, mipi 使能控制, 1 为使能。	0x03
MIPI_DPHY_CTRL	0x00c9	6	Bit[2]: Data lane 0 HS enable, 使用 1 个数据通道	0x07



			时必须设为 1。  Bit[0]: Mipi clock continuous enable, 时钟 lane 是否持续输出控制, 1 为持续。	
MIPI_PCLK_PERIOD	0x00d0	8	Clock period used to calculate the mipi timing, 设置的值为 mipi clock lane 输出的时钟周期的 4 倍 (如果有小数部分, 直接舍弃)。	0x0d
IO_SEL_CTRL	0x0082	2	Bit[1]: Reserved  Bit[0]: mipi_lvds_sel  0: LVDS mode  1: MIPI mode	0x0
OEN_CTRL	0x0083	1	输出使能控制  0: 正常输出  1: 高阻	0x1

raw10 数据输出顺序如 Figure 21 所示。



→ raw10 数据输出顺序

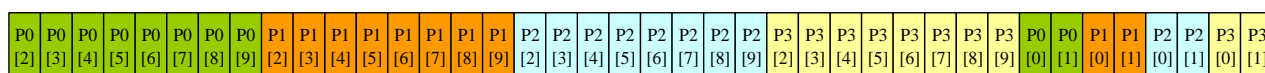
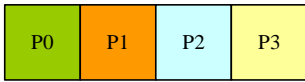


Figure 21 raw10 数据输出顺序

Raw8 数据输出顺序如 Figure 22 所示。



→ raw8数据输出顺序



Figure 22 Raw8 数据输出顺序

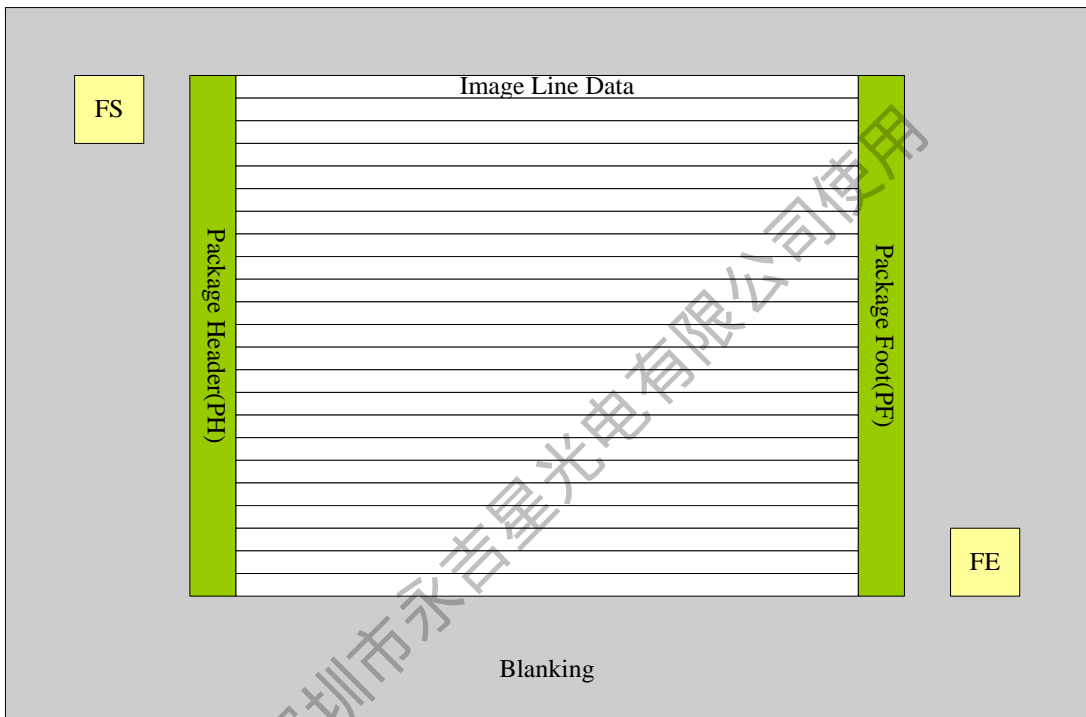


Figure 23 Mipi Frame Timing

MIPI dphy 的工作示意图见 Figure 24。

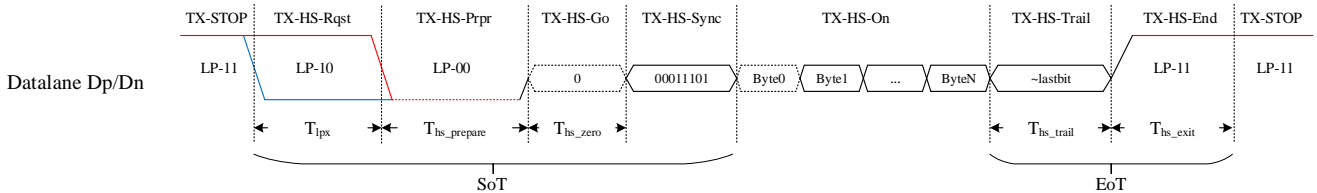


Figure 24 Data lane High-speed 传输过程

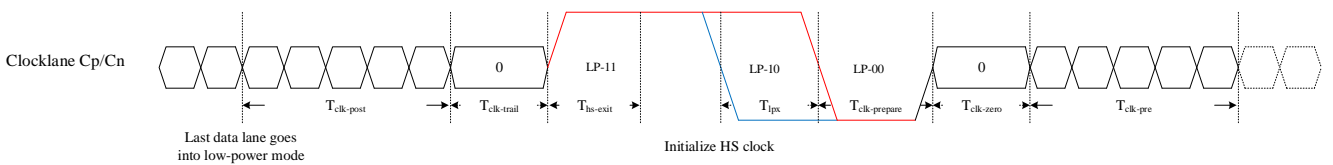


Figure 25 Clock lane High-speed 时钟停止和恢复过程

### LVDS

- 支持 BT656 协议编码。
- 支持 1 对 RAW8/RAW10 DDR 模式串行 LVDS 传输。

同步码传输方式见 Figure 26，图中 H 表示同步码，P 表示像素。可以选择每个像素的高位先出或低位先出，见 Figure 27 和 Figure 28。

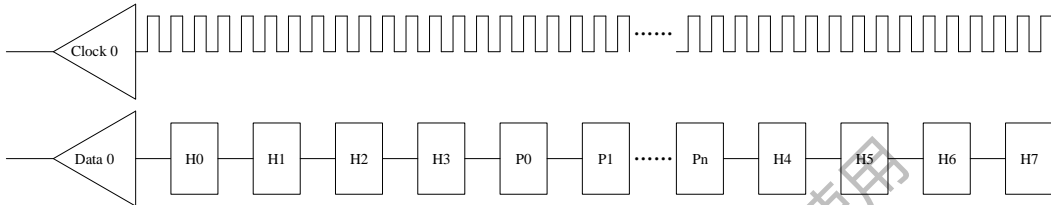


Figure 26 同步码传输方式示意图

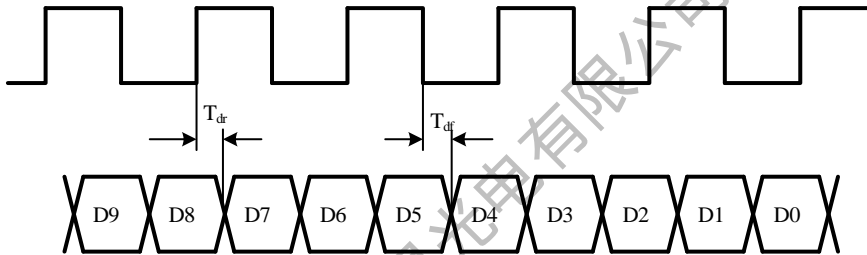


Figure 27 LVDS 单个像素 MSB 传输方式

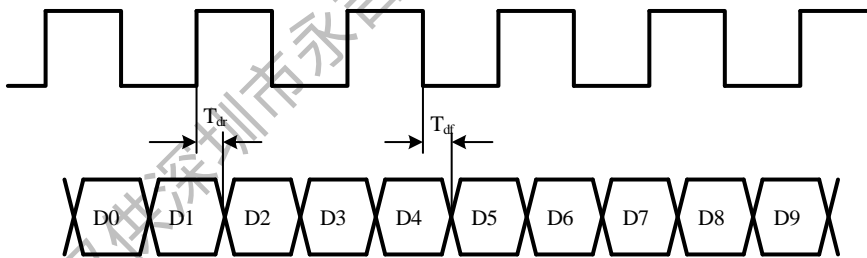


Figure 28 LVDS 单个像素 LSB 传输方式

Table 21 LVDS 时序参数

参数	描述	数值 (ns)	
		Min	Max
T <sub>dr</sub>	数据相对 lvds_clk 上升沿的延时	0	0.3
T <sub>df</sub>	数据相对 lvds_clk 下降沿的延时	0	0.3

同步模式 0 见 Figure 29，每帧第一行的 SOL 被 SOF 代替，每帧最后一行的 EOL 被 EOF 代替。

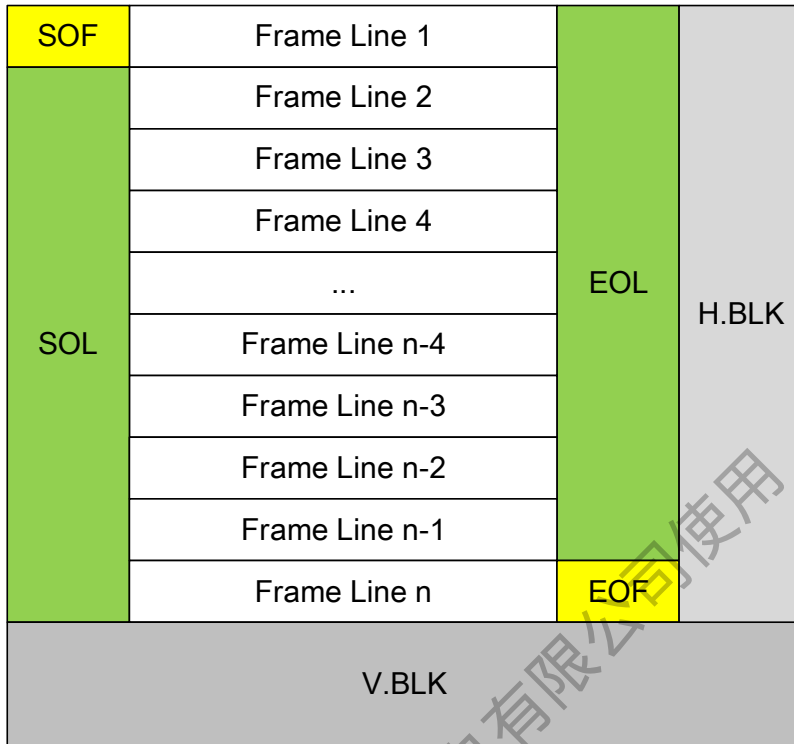


Figure 29 LVDS 同步模式 0 示意图

同步模式 1 见 Figure 30，每帧的 SOF 于第一行的 SOL 前单独发送，EOF 于最后一行的 EOL 后单独发送。

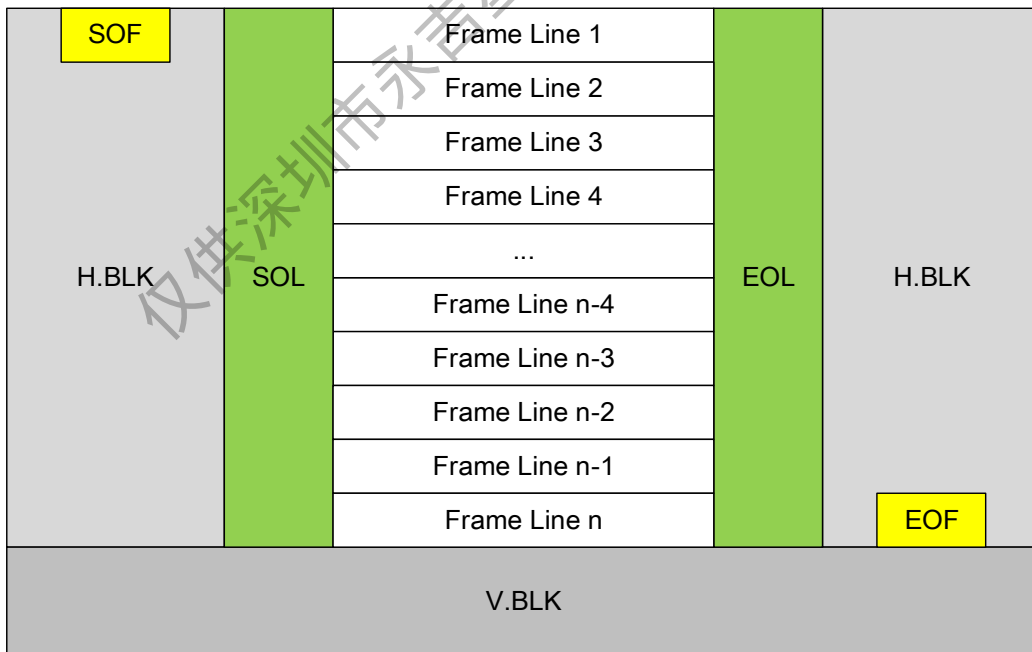


Figure 30 LVDS 同步模式 1 示意图

LVDS 同步码由 4 个码值组成，每个码值位宽与像素位宽相同，如 Table 22 所示。





Table 22 LVDS 同步码

Sync code	Bit width	1st code	2ndcode	3rdcode	4thcode
SOF	8	0xFF	0x00	0x00	0xb6
	10	0x3FF	0x000	0x000	0x2d8
EOF	8	0xFF	0x00	0x00	0x80
	10	0x3FF	0x000	0x000	0x200
SOL	8	0xFF	0x00	0x00	0x9d
	10	0x3FF	0x000	0x000	0x274
EOL	8	0xFF	0x00	0x00	0xab
	10	0x3FF	0x000	0x000	0x2ac

Table 23 LVDS 控制寄存器

寄存器名	地址	位宽	功能	默认值
LVDS_MODE	0x00bb	5	Bit[4]: Reserved Bit[3]: big_endian control 1: MSB mode 0: LSB mode Bit[2]: LVDS raw type control 1: RAW10 0: RAW8 Bit[1]: Reserved Bit[0]: bt656 encode enable	0x0f
IO_SEL_CTRL	0x0082	2	Bit[1]: Reserved Bit[0]: mipi_lvds_sel 0: LVDS mode 1: MIPI mode	0x0



OEN_CTRL	0x0083	1	输出使能控制 0: 正常输出 1: 高阻	0x1
----------	--------	---	----------------------------	-----

## 其他

### 数据相位调节

Table 24 调节 Pclk 的相位

寄存器名	地址	位宽	功能
BITCLK_DLY	0x00f6	4	Clk-lane 的相位调节
BITDATA_DLY	0x00f7	4	Data-lane 的相位调节

### 量子效率曲线

TBD



## FQA

序号	问题描述	解决办法
1		
2		
3		

仅供深圳市永吉星光电有限公司使用



## 版本变更记录

日期	版本	页码	描述
2022-06	1.0	--	初版
2022-07	1.1		修改帧率 spec, 以及部分格式问题
2022-07-27	1.2		修改帧率、功耗、封装图、供电及外部信号描述、部分格式问题 更新了像素参数
2022-8-8	1.3		更新了接口推荐连接图
2022-08-12	1.4	21	更新了 Table 15 中寄存器地址, 以及 VCMCOMP_CON 寄存器设置策略
2022-08-15	1.5	26	补充了 LVDS 的 bit 发送顺序图和各同步码定义表格
2022-8-26	1.6		添加了 Test pattern 章节, 补充了 MIPI/LVDS 寄存器默认值

仅供深圳市永吉星光电有限公司使用